

# PATENT ABSTRACTS OF JAPAN

(11)Publication number : 09-106549

(43)Date of publication of application : 22.04.1997

(51)Int.Cl.

G11B 7/007

G11B 20/10

G11B 20/12

(21)Application  
number :

08-174290

(71)

SONY CORP

Applicant :

(22)Date of filing :

13.06.1996

(72)Inventor :

KOBAYASHI SHOEI

YAMAGAMI TAMOTSU

TAKEDA RITSU

SAKO YOICHIRO

(30)Priority

Priority  
number :

07200081

Priority  
date :

04.08.1995

Priority  
country :

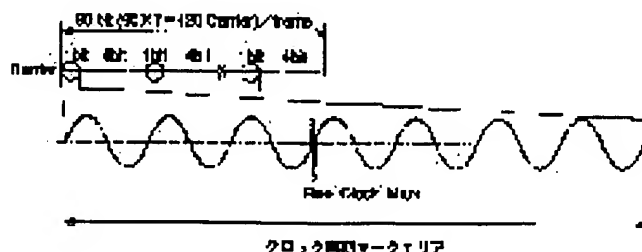
JP

(54) OPTICAL DISK, DEVICE AND METHOD FOR RECORDING/REPRODUCING IT

(57)Abstract:

PROBLEM TO BE SOLVED: To make possible precise access.

SOLUTION: In the case that a track is wobbled by a prescribed carrier, and an address information is recorded, a clock synchronous mark (fine clock mark) with a frequency higher than the frequency of the carrier is multiplexed on the carrier to be recorded. The clock is generated based on the clock synchronous mark, and a position is detected.



(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平9-106549

(43) 公開日 平成9年(1997)4月22日

(51) Int.Cl. <sup>8</sup>	識別記号	庁内整理番号	F I	技術表示箇所
G 1 1 B 7/007		9464-5D	G 1 1 B 7/007	
20/10	3 5 1	9463-5D	20/10	3 5 1 Z
20/12		9295-5D	20/12	

審査請求 未請求 請求項の数21 F D (全 24 頁)

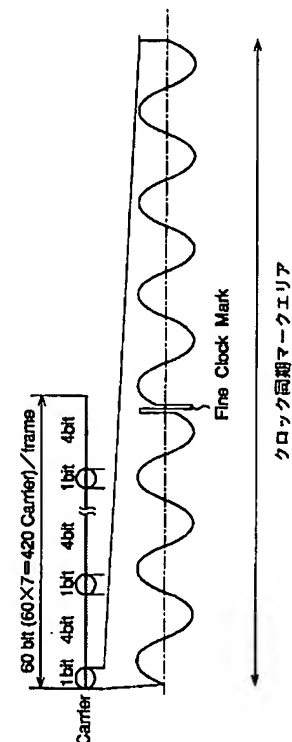
(21) 出願番号	特願平8-174290	(71) 出願人	000002185 ソニー株式会社 東京都品川区北品川6丁目7番35号
(22) 出願日	平成8年(1996)6月13日	(72) 発明者	小林 昭榮 東京都品川区北品川6丁目7番35号 ソニー株式会社内
(31) 優先権主張番号	特願平7-200081	(72) 発明者	山上 保 東京都品川区北品川6丁目7番35号 ソニー株式会社内
(32) 優先日	平7(1995)8月4日	(72) 発明者	武田 立 東京都品川区北品川6丁目7番35号 ソニー株式会社内
(33) 優先権主張国	日本 (J P)	(74) 代理人	弁理士 稲本 義雄
		最終頁に続く	

(54) 【発明の名称】 光ディスク、光ディスク記録再生装置および方法

(57) 【要約】

【課題】 より高精度にアクセスできるようにする。

【解決手段】 トラックを所定のキャリアでウォブリングしてアドレス情報を記録する場合において、キャリアに、キャリアの周波数より高い周波数のクロック同期マーク（ファインクロックマーク）を多重化し、記録する。このクロック同期マークを基準としてクロックを生成するとともに、位置の検出を行う。



**【特許請求の範囲】**

【請求項1】 データを記録するトラックが予め形成されているとともに、前記トラックが、アドレス情報に対応して所定の周波数のキャリアを周波数変調した信号でウォブリングされている光ディスクにおいて、前記アドレス情報は複数のアドレスフレームを有し、前記各アドレスフレームには、同期マークが配置されるときともに、前記キャリアの周波数が、その中心周波数に設定されている同期マークエリアが複数個形成されていることを特徴とする光ディスク。

【請求項2】 前記アドレス情報には、少なくとも、同期信号に対応するデータと、トラックアドレスに対応するデータと、アドレスフレームアドレスに対応するデータと、誤り検出用の符号に対応するデータとが含まれることを特徴とする請求項1に記載の光ディスク。

【請求項3】 前記同期マークエリアの長さは、少なくとも前記アドレス情報の1ビット分の長さを単位とすることを特徴とする請求項1に記載の光ディスク。

【請求項4】 データを記録するトラックが予め形成されているとともに、前記トラックが、アドレス情報に対応して所定の周波数のキャリアを周波数変調した信号でウォブリングされている光ディスクにおいて、前記アドレス情報は複数のアドレスフレームを有し、前記各アドレスフレームには、複数の同期マークが、前記アドレス情報によるウォブリング周波数より高い周波数で、前記トラックをウォブリングして形成されていることを特徴とする光ディスク。

【請求項5】 前記アドレス情報には、少なくとも、同期信号に対応するデータと、トラックアドレスに対応するデータと、アドレスフレームアドレスに対応するデータと、誤り検出用の符号に対応するデータとが含まれることを特徴とする請求項4に記載の光ディスク。

【請求項6】 前記同期マークは、前記アドレスフレーム内に設けられた複数の同期マークエリア内に形成されていることを特徴とする請求項4に記載の光ディスク。

【請求項7】 前記同期マークエリアの長さは、少なくとも前記アドレス情報の1ビット分の長さを単位とすることを特徴とする請求項4に記載の光ディスク。

【請求項8】 光を照射して、トラックにデータを記録するとともに、前記トラックに記録されたデータを再生する光ディスクにおいて、前記トラックを、データを記録または再生する単位としての複数のクラスタに区分し、前記クラスタをデータエリアと前記データエリア間のリンクエリアに区分し、前記データエリアおよび前記リンクエリアを、それぞれ同期信号で区切られたデータフレーム単位で構成するこ

とを特徴とする光ディスク。

【請求項9】 前記データエリアには、少なくとも、データが記録される区間と、誤り訂正用のデータが記録される区間と、誤り検出用のデータが記録される区間とが形成されることを特徴とする請求項8に記載の光ディスク。

【請求項10】 誤り訂正用のデータが記録される前記区間は、2系統のブロックから構成されることを特徴とする請求項8に記載の光ディスク。

【請求項11】 前記クラスタは複数のセクタにより構成され、前記クラスタのデータ長は前記セクタの長さの整数倍とされることを特徴とする請求項8に記載の光ディスク。

【請求項12】 前記リンクエリアには、少なくともセキュリティ情報に対応するデータが記録される区間が形成されることを特徴とする請求項8に記載の光ディスク。

【請求項13】 前記リンクエリアは、少なくとも1つ以上のデータフレームにより構成され、前記リンクエリアには、少なくとも、ジッタを吸収するための区間と、前記クラスタの開始位置を吸収するための区間と、前記同期信号引き込み用のデータが記録される区間と、アドレス位置を示すデータが記録される区間と、前記トラックおよびクラスタのアドレスが記録される区間と、誤り検出用のデータが記録される区間と、セキュリティ情報に対応するデータが記録される区間とが形成されることを特徴とする請求項8に記載の光ディスク。

【請求項14】 前記リンクエリアのジッタを吸収するための前記区間と、クラスタの開始位置を吸収するための前記区間に所定のデータが記録されることを特徴とする請求項13に記載の光ディスク。

【請求項15】 データを記録するトラックが予め形成されているとともに、前記トラックが、アドレス情報に対応してウォブリングされ、前記アドレス情報は、複数のアドレスフレームを有し、前記各アドレスフレームには、複数の同期マークが配置されており、前記トラックには、クラスタを単位としてデータが記録される光ディスクに対して、データを記録または再生する光ディスク記録再生装置において、前記光ディスクに対してデータを記録または再生する記録再生手段と、前記記録再生手段の再生出力から前記同期マークを検出する検出手段と、前記ウォブリングにより記録されている前記アドレス情報を読み取る読み取り手段と、前記検出手段により検出された前記同期マークと、前記読み取り手段により読み取られた前記アドレス情報に対

応して、前記クラスタのスタート位置を表すスタート信号を生成する信号生成手段とを備えることを特徴とする光ディスク記録再生装置。

【請求項16】 前記検出手段により検出された前記同期マークに対応したクロックを生成するクロック生成手段と、  
前記読み取り手段により読み取られた前記アドレス情報に基づいて、前記クロック生成手段により生成された前記クロックを計数する計数手段とをさらに備えることを特徴とする請求項15に記載の光ディスク記録再生装置。

【請求項17】 前記検出手段により検出された前記同期マークのうち、前記トラックの1周の最初に検出された前記同期マークを、前記トラック1周の基準位置する制御手段をさらに備えることを特徴とする請求項15に記載の光ディスク記録再生装置。

【請求項18】 前記クラスタは、複数のデータフレームで構成され、

前記トラックと、前記データフレームを単位としてアクセスの制御を行う制御手段をさらに備えることを特徴とする請求項15に記載の光ディスク記録再生装置。

【請求項19】 データを記録するトラックが予め形成されているとともに、前記トラックが、アドレス情報に対応してウォブリングされ、前記アドレス情報は複数のアドレスフレームを有し、前記各アドレスフレームには、複数の同期マークが配置され、前記トラックには、クラスタを単位としてデータが記録される光ディスクに対して、データを記録または再生する光ディスク記録再生方法において、  
前記光ディスクの再生出力から前記同期マークを検出し、  
前記ウォブリングにより記録されている前記アドレス情報を読み取り、  
検出された前記同期マークと、読み取られた前記アドレス情報に対応して、前記クラスタのスタート位置を表すスタート信号を生成することを特徴とする光ディスク記録再生方法。

【請求項20】 検出された前記同期マークのうち、前記トラックの1周の最初に検出された前記同期マークを、前記トラック1周の基準位置することを特徴とする請求項19に記載の光ディスク記録再生方法。

【請求項21】 前記クラスタは、複数のデータフレームで構成され、  
前記トラックと、前記データフレームを単位としてアクセスの制御を行うことを特徴とする請求項19に記載の光ディスク記録再生方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、光ディスク、光ディスク記録再生装置および方法に関し、特に、プリグル

ープをウォブリングすることにより、アドレス情報が記録されている光ディスクに対して、正確な位置にデータを記録または再生することができるようにした、光ディスク、光ディスク記録再生装置および方法に関する。

【0002】

【従来の技術】ディスクにデータを記録するには、データを所定の位置に記録することができるようアドレス情報を記録する必要がある。このアドレス情報は、ウォブリングにより記録される場合がある。

【0003】すなわち、データを記録するトラックが例えばプリグループとして予め形成されるが、このプリグループの側壁をアドレス情報に対応してウォブリングする（蛇行させる）。このようにすると、ウォブリング情報からアドレスを読み取ることができ、所望の位置にデータを記録再生することができる。

【0004】

【発明が解決しようとする課題】しかしながら、ウォブリング情報は、記録再生情報に対して非常に低密度であるため、セクタの記録位置の基準が粗くなり、セクタの記録位置は記録の度にずれる。このため、前後のセクタが干渉することがある。また、偏心等によるジッタを吸収する必要がある、これらを防止するために、かなりの未記録バッファエリアを必要とし、データ容量の面では非常に不利となる課題があった。その結果、非常に冗長なシステムになり、高密度なランダム記録再生を行うのは困難である課題があった。

【0005】また、記録が可能な光ディスクに、ランダムにデータを記録し、再生するようにするためには、トラックアドレス、セクタアドレスなどのアドレスの他、記録再生のための基準となるクロックを生成するPLL回路の引き込みのためのデータを記録したVFO領域などを形成する必要がある。さらに、記録データ中にアドレス等も含めて記録する方式の場合、記録するセクタの前には、それまでの再生状態から記録状態に切り替えるためのダミーのデータを記録したリンキングセクタが必要となる。

【0006】このように、実際に光ディスクにランダムにデータを記録することができるようするためには、本来、データを記録する領域以外に、これらのアドレスやVFOなどを記録した領域を形成しなければならないが、従来提案されている方法は、オーバーヘッドが長くなり、光ディスクの実質的な記録容量が低下してしまう課題があった。

【0007】さらに、従来のCD-ROM等では、「frame sync」という同期信号が一定期間毎にあり、この同期信号を単位として同期系処理を行っている。しかしながら、ヘッダを加えたかたちで、ROMディスクとRAMディスクを同一のフォーマットにした場合、ヘッダにより記録セクタ単位で同期系が継続しなくなってしまい、同期系処理が困難となる課題があった。

【0008】本発明はこのような状況に鑑みてなされたものであり、ウォブリングによりアドレスを記録するディスクにおいて、正確な位置にデータを記録することができるようにするものである。

【0009】

【課題を解決するための手段】請求項1に記載の光ディスクは、アドレス情報は複数のアドレスフレームを有し、各アドレスフレームには、同期マークが配置されるとともに、キャリアの周波数が、その中心周波数に設定されている同期マークエリアが複数個形成されていることを特徴とする。

【0010】請求項4に記載の光ディスクは、アドレス情報は複数のアドレスフレームを有し、各アドレスフレームには、複数個の同期マークが、アドレス情報によるウォブリング周波数より高い周波数で、トラックをウォブリングして形成されていることを特徴とする。

【0011】請求項8に記載の光ディスクは、トラックを、データを記録または再生する単位としての複数のクラスタに区分し、クラスタをデータエリアとデータエリア間のリンクエリアに区分し、データエリアおよびリンクエリアを、それぞれ同期信号で区切られたデータフレーム単位で構成することを特徴とする。

【0012】請求項15に記載の光ディスク記録再生装置は、光ディスクに対してデータを記録または再生する記録再生手段と、記録再生手段の再生出力から同期マークを検出する検出手段と、ウォブリングにより記録されているアドレス情報を読み取る読み取り手段と、検出手段により検出された同期マークと、読み取り手段により読み取られたアドレス情報に対応して、クラスタのスタート位置を表すスタート信号を生成する信号生成手段とを備えることを特徴とする。

【0013】請求項19に記載の光ディスク記録再生方法は、光ディスクの再生出力から同期マークを検出し、ウォブリングにより記録されているアドレス情報を読み取り、検出された同期マークと、読み取られたアドレス情報に対応して、クラスタのスタート位置を表すスタート信号を生成することを特徴とする。

【0014】請求項1に記載の光ディスクにおいては、アドレス情報が複数のアドレスフレームにより構成され、アドレスフレームには、同期マークエリアが複数個形成され、同期マークエリアには、同期マークが配置されるとともに、キャリアの周波数が、その中心周波数に設定される。

【0015】請求項4に記載の光ディスクにおいては、アドレス情報が複数のアドレスフレームを有し、アドレスフレームには、複数個の同期マークが、アドレス情報によるウォブリング周波数より高い周波数で、トラックをウォブリングして形成される。

【0016】請求項8に記載の光ディスクにおいては、トラックが、データを記録または再生する単位としての

複数のクラスタに区分され、クラスタはデータエリアとデータエリア間のリンクエリアに区分され、データエリアおよびリンクエリアは、それぞれ同期信号で区切られたデータフレーム単位で構成される。

【0017】請求項15に記載の光ディスク記録再生装置および請求項19に記載の光ディスク記録再生方法においては、光ディスクの再生出力から同期マークが検出される。また、ウォブリングにより記録されているアドレス情報が読み取られる。検出された同期マークと、読み取られたアドレス情報に対応して、クラスタのスタート位置を表すスタート信号が生成される。

【0018】

【発明の実施の形態】図1は、本発明の光ディスクの構成例を示している。同図に示したように、ディスク（光ディスク）1には、プリグループ2がスパイラル状に内周から外周に向かって予め形成されている。もちろん、このプリグループ2は、同心円状に形成することも可能である。

【0019】また、このプリグループ2は、図1においてその一部を拡大して示したように、その左右の側壁が、アドレス情報に対応してウォブリングされ、ウォブリング信号に対応する所定の周期で蛇行している。1つのトラック（1周のトラック）は、複数のウォブリングアドレスフレームを有しており、各ウォブリングアドレスフレームは図2に示したような構成をなしている。

【0020】図2に示したように、ウォブリングアドレスフレームは60ビットで構成され、最初の4ビットは、ウォブリングアドレスフレームのスタートを示す同期信号（Sync）とされる。次の4ビットは、複数の記録層のうちいずれの層であるかを表すレイヤー（Layer）とされている。次の20ビットはトラックアドレスとされる。さらに次の4ビットは、フレーム番号を表すようになされている。その後の14ビットは、誤り訂正符号（CRC）とされ、同期信号（Sync）および後述するクロック同期マークエリア（Sync mark）を除いたエラー検出符号が記録される。次の12ビットは、クロック同期マークエリアとされている（ただし、実際には、図3を参照して後述するように、クロック同期マークエリアは5ビット周期で、分離配置されている）。最後の2ビット（Reserved）は、将来のために予備として確保されている。

【0021】例えば、ウォブリングアドレスフレームは、トラック1周につき8個形成され、ディスクの回転角速度を一定（CAV（Constant Angular Velocity））とした状態で記録されている。

【0022】図3は、クロック同期マークエリアとクロック同期マーク（Fine Clock Mark）を示している。各ウォブリングアドレスフレームには、60ビットのデータが記録され、1ビットは図3に示したように、所定の周波数の信号のうちの7波（キャリア）により表される

ものとする、1フレームには、420波が存在することになる。光ディスク1を毎分1200回転させるものとする、このキャリアの周波数は67.2kHzとなる。

【0023】図3に示したように、図2に示したウォブリングアドレスフレームにおいて、各クロック同期マークエリアは、アドレス情報の4ビットの間隔を1ビットずつ配置されている。すなわち、5ビットを周期としてデータが記録される。5ビットのうち最初の1ビットは、クロック同期マーク(Fine Clock Mark)のためのビットとされ、残りの4ビットは、ファインクロックマークを含まない実質的なアドレスデータとされる。クロック同期マークエリアのキャリアの周波数は、周波数変調範囲の中心周波数とされ、アドレスデータエリアのキャリアの周波数は、アドレスデータに対応した値とされる。従って、1フレーム中には、12ビット(個)のファインクロックマークと、48ビット(個)のアドレスデータが記録されることになり、1回転(1トラック)には、96(=12×8)個のファインクロックマークが記録されることになる。

【0024】アドレス情報は、バイフェーズ変調された後、さらに周波数変調され、この周波数変調波でプリグループがウォブリングされる。クロック同期マークエリアでは、プリグループのウォブリング周波数は、アドレス情報の変調周波数の中心周波数に設定される。

【0025】クロック同期マークの周期(長さ)は、記録再生データの変調方式を、CD等の場合と同様にEFM(Eight To Fourteen Modulation: (8-14)変調)とした場合、6乃至8Tの長さとなる。この1周期(1波長)分の信号(ウォブリングのためのキャリアより高い周波数の信号)がクロック同期マークとしてキャリアに重畳され、トラックをウォブリングする。

【0026】図4は、プリグループ2をウォブリングさせるためのウォブリング信号を発生するウォブリングアドレス発生回路の構成例を表している。発生回路11は、44.1kHzの周波数の信号を発生する。この44.1kHzの周波数は、ミニディスク(商標)のオーディオデータのサンプリングクロックと同一の周波数である。

【0027】発生回路11が発生する信号は、割算回路12に供給され、値7で割算された後、周波数6300Hzのバイフェーズクロック信号としてバイフェーズ変調回路13に供給されている。バイフェーズ変調回路13にはまた、アドレスデータとしてのADIP(ADDRESS In Pre-groove)データが供給されている。

【0028】バイフェーズ変調回路13は、割算器12より供給されるバイフェーズクロックを、図示せぬ回路から供給されるADIPデータでバイフェーズ変調し、バイフェーズ信号をFM変調回路15に出力している。

FM変調回路15にはまた、発生回路11が発生した44.1kHzの信号を、割算器14により値2で割算して得られた周波数22.05kHzのキャリアが入力されている。FM変調回路15は、この割算器14より入力されるキャリアを、バイフェーズ変調回路13より入力されるバイフェーズ信号で周波数変調し、その結果得られるFM信号を出力する。ディスク1のプリグループ2の左右側壁は、このFM信号に対応して形成(ウォブリング)される。上述したように、クロック同期マークエリアのキャリアの周波数は、22.05kHzとなる。

【0029】図5と図6は、バイフェーズ変調回路13が出力するバイフェーズ信号の例を表している。この実施例においては、先行するビットが0であるとき、図5に示すように、同期パターンとしては、“11101000”が用いられ、先行するビットが1であるとき、同期パターンとしては、図6に示すように、“00010111”が用いられる。

【0030】データビット(Data Bits)は、バイフェーズ変調され、チャンネルビット(Channel Bits)に変換される。図5と図6の実施例においては、データビットの“0”は、“11”(前のビットが“0”の場合)、または“00”(前のビットが“1”の場合)に変換され、データビットの“1”は、チャンネルビットの“01”(前のビットが“1”の場合)、または“10”(前のビットが“0”の場合)に変換される。SYNCは変調では現れない規則外のパターンとされる。図5の「Wave Form」は、チャンネルビットを1,0のパターンに変換したものである。

【0031】図7は、プリグループを有するディスク1を製造するための記録装置の構成例を表している。ウォブリング信号発生回路21は、上述した図4に示す構成を有しており、FM信号を合成回路22に出力している。マーク信号発生回路23は、クロック同期マークを形成するタイミングにおいてクロック同期マーク信号を発生し、合成回路22に出力している。合成回路22は、ウォブリング信号発生回路21が出力するFM信号と、マーク信号発生回路23が出力するクロック同期マーク信号とを合成し、記録回路24に出力している。記録回路24は、合成回路22より供給された信号に対応して光ヘッド25を制御し、原盤26にプリグループと同期マークを形成するためのレーザ光を発生させる。スピンドルモータ27は、原盤26を所定の速度で回転させるようになされている。

【0032】すなわち、ウォブリング信号発生回路21が発生したFM信号が、合成回路22においてマーク信号発生回路23より出力されたクロック同期マーク信号と合成され、記録回路24に入力される。記録回路24は、合成回路22より入力された信号に対応して光ヘッド25を制御し、レーザ光を発生させる。光ヘッド25

より発生したレーザ光が、スピンドルモータ27で所定の速度で回転されている原盤26に照射される。

【0033】原盤26を現像し、この原盤26からスタンパを作成し、スタンパから多数のレプリカとしてのディスク1を形成する。これにより、上述したクロック同期マークを有するプリグループ2が形成されたディスク1が得られることになる。

【0034】図8は、このようにして得られたディスク1に対して、データを記録または再生する光ディスク記録再生装置の構成例を表している。スピンドルモータ31は、ディスク1を所定の速度で回転するようになされている。光ヘッド32は、ディスク1に対してレーザ光を照射し、ディスク1に対してデータを記録するとともに、その反射光からデータを再生するようになされている。記録再生回路33は、図示せぬ装置から入力される記録データをメモリ34に一旦記録させ、メモリ34に記録単位としての1クラスタ分のデータが記憶されたとき、この1クラスタ分のデータを読み出し、所定の方式で変調するなどして、光ヘッド32に出力するようになされている。また、記録再生回路33は、光ヘッド32より入力されたデータを適宜復調し、図示せぬ装置に出力するようになされている。

【0035】アドレス発生読取回路35は、制御回路38からの制御に対応してトラック（プリグループ2）内に記録するアドレス（ウォブリング情報として記録されるアドレスではない）を発生し、記録再生回路33に出力している。記録再生回路33は、このアドレスを図示せぬ装置から供給される記録データに付加して、光ヘッド32に出力している。また、光ヘッド32は、ディスク1のトラックから再生する再生データ中にアドレスデータが含まれるとき、これを分離し、アドレス発生読取回路35に出力している。アドレス発生読取回路35は、読み取ったアドレスを制御回路38に出力する。

【0036】また、マーク検出回路36は、光ヘッド32が再生出力するRF信号（ウォブリング信号）からクロック同期マークに対応する成分を検出している。フレームアドレス検出回路37は、光ヘッド32が出力するRF信号（ウォブリング信号）からウォブリング信号に含まれるアドレス情報を読み取り、フレームアドレスを検出し、クラスタカウンタ46に供給するようになされている。

【0037】マーク周期検出回路40は、マーク検出回路36がクロック同期マークを検出したとき出力する検出パルスの周期性を判定する。すなわち、クロック同期マークは一定の周期（5ビット毎）で発生するため、マーク検出回路36より入力される検出パルスが、この一定の周期で発生した検出パルスであるか否かを判定し、一定の周期で発生した検出パルスであれば、その検出パルスに同期したパルスを発生し、後段のPLL回路41の位相比較器42に出力する。また、マーク周期検出回

路40は、一定の周期で検出パルスが入力されてこない場合においては、後段のPLL回路41が誤った位相にロックしないように、所定のタイミングで疑似パルスを発生する。

【0038】PLL回路41は、位相比較器42の他、ローパスフィルタ43、電圧制御発振器（VCO）44、および分周器45とを有している。位相比較器42は、マーク周期検出回路40からの入力と、分周器45からの入力との位相を比較し、その位相誤差を出力する。ローパスフィルタ43は、位相比較器42の出力する位相誤差信号の位相を補償し、VCO44に出力する。VCO44は、ローパスフィルタ43の出力に対応する位相のクロックを発生し、分周器45に出力する。分周器45は、VCO44より入力されるクロックを所定の値で分周し、分周した結果を位相比較器42に出力している。

【0039】VCO44の出力するクロックは、各回路に供給されるとともに、クラスタカウンタ46にも供給される。クラスタカウンタ46は、フレームアドレス検出回路37より供給されるウォブリング信号中のフレームアドレスを基準として、VCO44の出力するクロックの数を計数し、その計数値が予め設定された所定の値（1クラスタの長さに対応する値）に達したとき、クラスタスタートパルスを発生し、制御回路38に出力している。

【0040】スレッドモータ39は、制御回路38に制御され、光ヘッド32をディスク1の所定のトラック位置に移送するようになされている。また、制御回路38は、スピンドルモータ31を制御し、ディスク1を所定の速度で回転させるようになされている。

【0041】次に、その動作について説明する。ここでは、データ記録時の動作について説明する。光ヘッド32は光ディスク1にレーザ光を照射し、その反射光から得られるRF信号（ウォブリング信号）を出力している。フレームアドレス検出回路37は、このウォブリング信号からフレーム番号（図2）を読み取り、その読み取り結果を制御回路38に出力するとともに、クラスタカウンタ46にも供給する。また、光ヘッド32の出力するウォブリング信号は、マーク検出回路36にも入力され、そこで、クロック同期マークが検出され、マーク周期検出回路40に供給される。

【0042】マーク周期検出回路40は、クロック同期マークの周期性を判定し（図3に示すように、5ビットに1回の割合で発生する）、それに対応した所定のパルスを発生し、PLL回路41に出力する。PLL回路41からの出力は、クラスタカウンタ46に供給される。

【0043】制御回路38は、フレームアドレス検出回路37より供給されるフレームアドレスと、ウォブリングアドレスフレームの構成とから、トラック1周における基準のクロック同期マークの位置を検出することがで



きる。これを基準として、記録クロックより、トラック上の任意の位置にアクセスすることが可能となる。

【0044】図9は、提案されている高密度CD-ROMのトラック内に記録されるデータのセクタフォーマットの例を示している。同図に示すように、各セクタにおいては、横方向に2フレーム、縦方向に14フレーム、全体として28フレームが配置され、2キロバイト（2048バイト）の容量により、1セクタのデータ領域が構成されている。

【0045】1フレームのうちの先頭の2バイトはFS（Frame Sync：同期信号）とされ、続く85バイトはデータ領域とされる。セクタの先頭のデータ領域の20バイトは、アドレスエリアとされ、セクタアドレス（セクタ番号）やトラックアドレス（トラック番号）が記録される。データ領域のこのアドレスエリアに続く領域には、コンピュータデータ、ビデオデータなどの所定のデータが記録される。

【0046】セクタのデータ領域の最後には4バイトのEDCが配置されている。これは、2048バイトのデータに対するエラー検出符号である。

【0047】水平方向に並ぶ2つのフレームの右端には、8ビットのパリティC1と14ビットのパリティC2が配置されている。これらは、エラー訂正符号であり、それぞれ2フレームの170バイトのデータに対して設定される。C1系列は、図中の横方向（水平方向）の2フレームのデータに対して設定される。これに対して、C2系列は、C1系列とはインタリーブされたかたちで符号化される。すなわち、左上から右下方向に（斜め方向に）、170バイト（340フレーム）のデータに対して設定される。

【0048】図10は、クラスタのECCブロックの構成例を表している。1クラスタはセクタの整数倍（この実施例の場合、8セクタ（＝28フレーム＝16キロバイト））により構成される。同図に示すようにエラー訂正符号のC2系列は、1クラスタの中で完結している。

【0049】図11は、リンクエリアの構成例を示している。リンクエリアは、クラスタとクラスタの間に形成される。リンクエリアは、2つのフレームにより構成され、データエリアの場合と同様に、1フレームのデータは85バイトとされる。各フレームの先頭には、2バイトのFS（Frame Sync：同期信号）が配置されている。1バイトのポストアンブル（Postamble）と2バイトのポストバッファ（Postbuffer）は、前のクラスタに属し、ポストアンブルには、最後のデータのマーク長を調整し、信号極性を戻すためのデータが記録される。ポストバッファは、偏心等によるジッタの吸収のためのバッファエリアである。

【0050】ポストバッファの次の2バイトのプリバッファ（Prebuffer）より、記録しようとする次のクラスタに属する。このプリバッファは、クラスタのスタート

位置を吸収するバッファである。次の16バイトはALPC（Automatic Laser Power Control）とされ、これはレーザ光の記録時または再生時の出力を所定の値に設定するためのデータが記録される記録パワー設定用エリアである。次の64バイトはVFOとされ、PLL引き込み用のデータが記録される。すなわち、図8に示したPLL回路41において、同期引き込み動作を実行するクロックが記録される。

【0051】次のフレームのFSの次は、38バイトVFOとされ、記録データに対するPLL回路引き込みのデータが記録される。VFOの次は、4ビットのセキュリティコントロール（Security Control）とされる。

【0052】セキュリティコントロールには、コピープロテクト情報が記録される。例えば、このコピープロテクト情報をデータエリアに記録した場合、データとして扱われ、ホストコンピュータから自由に読み出しや書き換え等が行われ、プロテクト機能を果たさない可能性がある。これに対して、コピープロテクト情報をリンクエリアに記録した場合、リンクエリアの情報はデータではないため、ホストコンピュータからアクセスすることができず、非常に有効なコピープロテクト情報となる。

【0053】次の8バイトのアドレス（Address）は、2バイトのアドレスマーク（AM）、4バイトのトラックおよびクラスタのアドレス（Address）、および2バイトのエラー検出符号（CRC）より構成される。以上のVFO、およびアドレスとしては、アドレスの検出確率を増加させるため、実質的に同一のデータが2回記録されている。ただし、VFOは、1回目の長さが38バイト、2回目の長さが19バイトとされている。そして、最後に、データスタート同期用の2バイトのSyncが設けられている。ここには、記録データの開始位置を示す同期信号が記録される。

【0054】このように、この実施例においては、クロック同期マークエリアをウォブリングアドレス情報のウォブリングのキャリアの変調周波数の中心周波数とすることにより、ウォブリングアドレス情報の検出に影響を与えることなく、クロック同期マークエリアを容易に検出するとともに、クロック同期マークを容易に検出することができる。トラック1周に複数個のクロック同期マークを形成することにより、このクロック同期マークが検出される周期から、記録クロックを精度よく再生することができる。これにより、記録再生セクタ位置を精度よく決めることができるとともに、偏心等によるジッタを抑えることができる。その結果、高密度なランダム記録再生が可能となる。また、クラスタ間のバッファを大きくする必要がなくなるので、さらに高密度な記録再生が可能となる。

【0055】また、オーバーヘッドのエリアをデータフレーム単位で構成することにより、オーバーヘッドに拘らず、周期を確保することが容易となり、ランダムな位



置に対して記録再生が可能となる。また、CD-ROMなどの書き込み可能なディスクにおいて、再生専用の高密度CD-ROMとデータエリアのフォーマットを共通にし、さらに、リンクエリアのフレーム構成をデータのフレーム構成と同一にすることにより、同期系を共通化することができ、再生専用のハードウェアと光ディスク装置の構成を共通化することが可能となる。

【0056】このリンクエリアをROMディスクにも適用し、ROMディスクとRAMディスクを共通のフォーマットにすることも可能である。その場合、ROMディスクでは、リンクエリアのポストバッファ、プリバッファ、およびALPCに情報を記録することが可能である。例えば、VFOを入れ、前のクラスタからのPLLに連続性を持たせるようにすることもできる。あるいは、アドレスを入れ、アドレスの情報確率を上げるようにすることも可能である。

【0057】図12は、ウォブリングアドレスフレームの他の構成例（フォーマット）を示している。同図に示したように、このウォブリングアドレスフレームは48ビットで構成され、最初の4ビットは、ウォブリングアドレスフレームのスタートを示す同期信号（Sync）とされる。次の4ビットは、複数の記録層のうちいずれの層であるかを表すレイヤー（Layer）とされている。次の20ビットはトラックアドレス（トラック番号）とされる。さらに次の4ビットは、アドレスフレームのフレーム番号を表すようになされている。その後の14ビットは、誤り検出符号（CRC）とされ、同期信号（Sync）を除いたデータの対するエラー検出符号が記録される。最後の2ビット（Reserved）は、将来のために予備として確保されている。すなわち、この実施例においては、図2におけるクロック同期マークエリア（シンクマークエリア）が省略された構成とされている。

【0058】このウォブリングアドレスフレームは、1トラック（1回転）につき例えば、8アドレスフレーム分、ディスクの回転角速度が一定のCAVディスク状に記録されている。従って、アドレスフレームのフレーム番号としては、例えば0乃至7の値が記録される。

【0059】図13は、図12に示すフォーマットのアドレスフレームに対応して、プリグループ2をウォブリングさせるためのウォブリング信号を発生するウォブリング信号発生回路の構成例を表している。その基本的構成は、図4における場合と同様であるが、周波数が異なっている。すなわち、発生回路11は、115.2kHzの周波数の信号を発生する。発生回路11が発生する信号は、割算回路12に供給され、値7.5で割算された後、周波数15.36kHzのバイフェーズクロック信号としてバイフェーズ変調回路13に供給されている。バイフェーズ変調回路13にはまた、図12に示すフレームフォーマットのADIP（Address In Pre-groove）データが供給されている。

【0060】バイフェーズ変調回路13は、割算器12より供給されるバイフェーズクロックを、図示せぬ回路から供給されるADIPデータ（アドレスデータ）でバイフェーズ変調し、バイフェーズ信号をFM変調回路15に出力している。FM変調回路15にはまた、発生回路11が発生した115.2kHzの信号を、割算器14により値2で割算して得られた周波数57.6kHzのキャリアが入力されている。FM変調回路15は、この割算器14より入力されるキャリアを、バイフェーズ変調回路13より入力されるバイフェーズ信号で周波数変調し、その結果得られる周波数変調信号を出力する。ディスク1のプリグループ2の左右側壁は、この周波数変調信号に対応して形成（ウォブリング）される。

【0061】図14と図15は、バイフェーズ変調回路13が出力するバイフェーズ信号の例を表している。この実施例においては、先行するビットが0であるとき、図14に示すように、同期パターン（SYNC）として、“11101000”が用いられ、先行するビットが1であるとき、同期パターンとして、図15に示すように、図14に示す場合と逆相の“00010111”が用いられる。SYNCは変調では現れない規則外のユニークパターンとされる。

【0062】アドレスデータ（ADIPデータ）のデータビット（Data Bits）のうち、“0”は、バイフェーズ変調され、“11”（前のチャンネルビットが0のとき）または“00”（前のチャンネルビットが1のとき）のチャンネルビット（Channel Bits）に変換される。また、“1”は、“10”（前のチャンネルビットが0のとき）または“01”（前のチャンネルビットが1のとき）のチャンネルビットに変換される。2つのパターンのいずれに変換されるかは、前の符号に依存する。すなわち、図14と図15の「Wave Form」（波形）は、チャンネルビットの1, 0のパターンを、1を高レベル、0を低レベルの信号として表したものであるが、この波形が連続するように、2つのパターンのいずれかが選択される。

【0063】FM変調回路15は、図14または図15に示したようなバイフェーズ信号に対応して、割算器14より供給されるキャリアを図16に示すように周波数変調する。

【0064】すなわち、チャンネルビットデータ（バイフェーズ信号）が0であるとき、FM変調回路15は、1データビットの半分の長さに対応する期間に、3.5波のキャリアを出力する。この3.5波のキャリアは、正の半波または負の半波から始まるものとされる。

【0065】これに対して、チャンネルビットデータ（バイフェーズ信号）が1であるとき、1データビットの半分の長さに対応する期間に、4波のキャリアが出力される。この4波のキャリアも正の半波から始まるキャリアまたは負の半波から始まるキャリアとされる。

【0066】従って、FM変調回路15は、データ0に対応してチャンネルデータビット00が入力されると、データビットの長さに対応する期間に、7波(=3.5+3.5)の周波数変調波を出力し、チャンネルデータビット11が入力されると、8波(=4+4)の周波数変調波を出力する。また、データ1に対応してチャンネルデータビット10または01が入力されると、7.5波(=4+3.5=3.5+4)の周波数変調波が出力される。

【0067】FM変調回路15に入力される57.6kHzのキャリアは、7.5波に対応しており、FM変調回路15は、データに対応して、この7.5波のキャリア、またはこれを±6.67%(=0.5/7.5)ずらした7波または8波の周波数変調波を生成する。

【0068】上述したように、チャンネルデータ0とチャンネルデータ1に対応する、それぞれ正の半波から始まるキャリアと負の半波から始まるキャリアは、前の信号と連続する方が選択される。

【0069】図17は、このようにして、FM変調回路15より出力される周波数変調波の例を表している。この例においては、最初のデータビットが0とされており、そのチャンネルデータビットは00とされている。最初のチャンネルデータビット0に対して、始点から正の半波で始まる3.5波のキャリアが選択されている。その結果、そのキャリアの終点は、正の半波で終了する。そこで次のチャンネルデータビット0に対して、負の半波から始まる3.5波が選択され、データビット0に対して、合計7波の周波数変調波とされる。

【0070】このデータビット0の次には、データビット1(チャンネルデータビット10)が続いている。前のデータビット0に対応するチャンネルデータビット0の3.5波は、負の半波で終了しているため、データビット1に対応する最初のチャンネルデータビット1の4波のキャリアとしては、正の半波から始まるものが選択される。このチャンネルデータビット1の4波は負の半波で終了するので、次のチャンネルデータビット0の4波は、正の半波から始まるものが選択される。

【0071】以下同様にして、データビット1(チャンネルデータビット10)、データビット0(チャンネルデータビット11)、データビット0(チャンネルデータビット00)に対応して、7.5波、8波、7波のキャリアが、データビットの境界部(始点と終点)において連続するように形成出力される。

【0072】図17に示すように、この実施例においては、チャンネルビットの長さは、7波、7.5波、または8波のキャリアのいずれの場合においても、キャリアの波長の1/2の整数倍の長さとしてされている。すなわち、チャンネルビットの長さは、7波のキャリア(周波数変調波)の波長の1/2の7倍の長さとしてされ、かつ、8波のキャリア(周波数変調波)の1/2の8倍の長さ

とされている。そして、チャンネルビットの長さは、7.5波のキャリアの波長の1/2の7倍(チャンネルビットが0のとき)、または8倍(チャンネルビットが1のとき)とされる。

【0073】さらに、この実施例においては、バイフェーズ変調されたチャンネルビットの境界部(終点または始点)が、周波数変調波のゼロクロス点となるようになされている。これにより、アドレスデータ(チャンネルビットデータ)と周波数変調波の位相が一致し、そのビットの境界部の識別が容易となり、アドレスデータビットの誤検出を防止することができ、その結果、アドレス情報の正確な再生が容易となる。

【0074】また、この実施例においては、データビットの境界部(始点と終点)と、周波数変調波のエッジ(ゼロクロス点)が対応するようになされている。これにより、周波数変調波のエッジを基準としてクロックを生成することもできる。ただし、この実施例においては、図18を参照して後述するように、クロック同期マークを基準にしてクロックが生成される。

【0075】このようなディスク1も、図7に示した構成の記録装置により製造することができる。

【0076】ただし、この実施例の場合、図18(a)乃至(d)に示すように、チャンネルビットデータが00(データ0)、11(データ0)、10(データ1)または01(データ1)であるとき、それぞれのデータの中心(チャンネルビットの切り替え点)のキャリアのゼロクロス点において、アドレス情報の変調周波数(57.6kHz)より高い周波数のクロック同期マークを合成させる。このクロック同期マークは、各データビット毎、あるいは所定の数のデータビット毎に(例えば図3に示す場合より1ビット少ない4データビット毎に(3データビットの間隔を))記録される。これにより、図12に示すように、図2に示したクロック同期マークエリア(12ビットのシンクマークエリア)が不要となる。

【0077】このように、アドレスデータビットの中心(チャンネルデータビットの切り替え点)に対応するウォブリング周波数変調波のゼロクロス点にクロック同期マークを挿入することで、クロック同期マークの振幅変動が少なくなり、その検出が容易となる。

【0078】すなわち、FM変調回路15において、チャンネルデータビットが0のとき、例えば中心周波数から-5%だけ周波数をずらすように周波数変調し、チャンネルデータビットが1のとき、+5%だけ中心周波数からずれるように、周波数変調を行うようにした場合、データビットまたはチャンネルデータビットの境界部と周波数変調波のゼロクロス点が一致せず、チャンネルデータビット(またはデータビット)を誤検出し易い。また、クロック同期マークの挿入位置は、必ずしもゼロクロス点とはならず、周波数変調波の所定の振幅値を有す

る点に重畳される。その結果、クロック同期マークのレベルが、その振幅値の分だけ、増加または減少し、その検出が困難になる。本実施例によれば、常に、周波数変調波のゼロクロス位置にクロック同期マークが配置されるので、その検出(周波数変調波との識別)が容易となる。

【0079】図19は、このようにして得られたディスク1に対して、データを記録または再生する光ディスク記録再生装置の構成例を表している。その基本的構成は図8における場合と同様であるが、この実施例においては、ROM47がさらに付加されている。

【0080】ROM47には、アドレスフレーム中のトラック番号(図12)と、ディスク1のデータ記録領域を区分したゾーンとの対応関係を規定するテーブルと、必要に応じて、ゾーンとそのゾーンが対応するバンドの関係を規定するテーブルが記憶されている。

【0081】すなわち、制御回路38は、ディスク1を図20に示すように、複数のゾーン(この実施例の場合、第0ゾーン乃至第 $m+1$ ゾーンの $m+2$ 個のゾーン)に区分してデータを記録または再生する。いま、第0ゾーンの1トラック当たりのデータフレーム(このデータフレームは、図2や図12を参照して説明したアドレスフレームとは異なり、図10と図11を参照して説明したようなデータのブロックの単位である)の数を $n$ 個とするとき、次の第1ゾーンにおいては、1トラック当たりのデータフレーム数は $n+8$ とされる。以下、同様に、より外周側のゾーンは、隣接する内周側のゾーンに較べて8個ずつデータフレーム数が増加し、最外周の第 $m+1$ ゾーンにおいては、 $n+8 \times (m+1)$ 個のデータフレーム数となる。

【0082】第0ゾーンの最内周線密度と同じ線密度で、 $n+8$ フレームの容量が得られる半径位置から第1ゾーンに切り替えられる。以下同様に、第 $m$ ゾーンでは、第0ゾーンの最内周線密度と同じ線密度で、 $n+8 \times m$ フレームの容量が得られる半径位置から第 $m$ ゾーンとされる。

【0083】例えば、直径が120mmのディスク1の半径が、24mm乃至58mmの範囲を記録再生エリアとし、トラックピッチを0.87 $\mu$ m、線密度を約0.39 $\mu$ m/bitとすると、記録再生エリアは、図21に示すように、第0ゾーン乃至第91ゾーンの92個のゾーンに区分される。ディスク半径が24mmの第0ゾーンにおいては、1トラック(1回転)当たり520フレームとなり、ゾーンが1つつインクリメントするにつれて、1トラック当たり8フレームが増加される。各ゾーンの詳細なパラメータは図22乃至図25に示されている。

【0084】後述するように、この実施例の場合、1セクタは24フレーム(データフレーム)により構成されるので、ゾーン毎にインクリメントされるフレームの数(=8)は、この1セクタを構成するフレームの数(=

24)より小さい値に設定されていることになる。これにより、より細かい単位で多くのゾーンを形成することが可能となり、ディスク1の容量を大きくすることができる。この方式をゾーンCLD(Zoned Constant Linear Density)と称する。

【0085】なお、図22乃至図25において、各列のデータは、ゾーン番号、半径、1トラック当たりのフレーム数、1ゾーン当たりのトラック数、1ゾーン当たりの記録再生単位(ブロック)数(クラスタ数)、そのゾーン内における最短の線密度、そのゾーンの容量、そのゾーンの第1の回転速度、第1の回転速度におけるそのゾーンの最小線速度、第1の回転速度におけるそのゾーンの最大線速度、そのゾーンの第2の回転速度、第2の回転速度におけるそのゾーンの最小線速度、または第2の回転速度におけるそのゾーンの最大線速度を、それぞれ表している。なお第1の回転速度は、データ転送レートを11.08Mbpsとしたときの毎分のCAVの回転数を表す。第2の回転速度は、各バンド内の線速度の変化が、各バンドで同一となるようにバンドを構成するようにした場合の、4回転バンドに分けた4 Zoned CLDのときの毎分の回転数を表す。

【0086】この実施例においては、各ゾーンにおけるトラック数は、424で一定とされ、このトラック数は、1つの記録再生単位のフレーム数(ECCブロック(クラスタ)のフレーム数)(図30を参照して後述する)と同一の値とされる。

【0087】なお、この実施例においては、各ゾーンのトラック数を、記録再生単位を構成するデータフレーム数(424フレーム)の1倍としたが、整数倍とすることができる。これにより、余剰なデータフレームが発生することがなくなり、各ゾーンに整数個の記録再生単位(ブロック)が配置されることになり、ゾーンング効率を向上させることができる。その結果、ゾーンCAVより大きく、ゾーンCLVよりは小さいが、ゾーンCLVに近い容量を得ることができる。

【0088】また、このように、CLVに近いゾーンングを行うことにより、ゾーンと次のゾーンにおけるクロック周波数の変化が小さくなり、CLV専用の再生装置により再生した場合においても、クロック周波数が変化するゾーン間においてもクロックの抽出が可能となり、ゾーン間を連続して再生することができる。

【0089】次に、図19の実施例の動作について説明する。ここでは、データ記録時の動作について説明する。光ヘッド32は光ディスク1にレーザ光を照射し、その反射光から得られるRF信号(ウォブリング信号)を出力する。フレームアドレス検出回路37は、このウォブリング信号からフレームアドレス(フレーム番号)を読み取り、その読み取り結果を制御回路38に出力するとともに、クラスタカウンタ46にも供給する。また、このウォブリング信号は、マーク検出回路36にも

入力され、そこで、クロック同期マークが検出され、検出結果がマーク周期検出回路40に供給される。

【0090】マーク周期検出回路40は、クロック同期マークの周期性を判定し、それに対応した所定のパルスが発生し、PLL回路41に出力する。PLL回路41はこのパルスに同期したクロック（記録クロック）を生成し、クラスタカウンタ46に供給する。

【0091】制御回路38は、フレームアドレス検出回路37より供給されるフレームアドレス（フレーム番号）から、1トラック（1回転）における基準のクロック同期マークの位置を検出することができる。例えばフレーム番号0のフレーム（アドレスフレーム）の最初に検出されるクロック同期マークを基準として、記録クロックのカウント値より、トラック上の任意の位置（1回転中の任意の位置）にアクセスすることが可能となる。

【0092】以上のようにして、トラック上の任意の位置にアクセスした場合、さらにそのアクセス点が、どのゾーンに属するか否かを判定し、そのゾーンに対応する周波数のクロックをVC044に発生させる必要がある。そこで、制御回路38は、図26のフローチャートに示すようなクロック切り替え処理をさらに実行する。

【0093】すなわち、最初にステップS1において、制御回路38は、フレームアドレス検出回路37が出力したアクセス点のフレームアドレスの中からトラック番号を読み取る。そして、ステップS2において、ステップS1で読み取ったトラック番号に対応するゾーンを、ROM47に記憶されているテーブルから読み取る。上述したように、ROM47のテーブルには、各番号のトラックが、例えば第0ゾーン乃至第91ゾーンのいずれのゾーンに属するかが、予め記憶されている。

【0094】そこで、ステップS3において、いま読み取ったトラック番号が、それまでアクセスしていたゾーンと異なる新しいゾーンであるか否かを判定する。新しいゾーンであると判定された場合においては、ステップS4に進み、制御回路38は、分周器45を制御し、その新しいゾーンに対応する分周比を設定させる。これにより、各ゾーン毎に異なる周波数の記録クロックがVC044より出力されることになる。

【0095】なお、ステップS3において、現在のゾーンが新しいゾーンではないと判定された場合においては、ステップS4の処理はスキップされる。すなわち、分周器45の分周比は変更されず、そのままとされる。

【0096】次に、記録データのフォーマットについて説明する。この実施例においては、1クラスタが32kバイトで構成され、このクラスタを単位として、データが記録されるが、このクラスタは次のようにして構成される。

【0097】すなわち、2kバイト（2048バイト）のデータが、1セクタ分のデータとして抽出され、これに図27に示すように、16バイトのオーバーヘッドが

付加される。このオーバーヘッドには、セクタアドレス（図19のアドレス発生読取回路35で発生され、あるいは読み取られるアドレス）と、エラー検出のためのエラー検出符号などが含まれている。

【0098】この、合計2064（=2048+16）バイトのデータが、図28に示すように、 $12 \times 172$ （=2064）バイトのデータとされる。そして、この1セクタ分のデータが16個集められ、192（=12×16）×172バイトのデータとされる。この192×172バイトのデータに対して、10バイトの内符号（PI）と16バイトの外符号（PO）が、横方向および縦方向の各バイトに対して、パリティとして付加される。

【0099】さらに、このようにして208（=192+16）×182（=172+10）バイトにブロック化されたデータのうち、16×182バイトの外符号（PO）は、16個の1×182バイトのデータに区分され、図29に示すように、 $12 \times 182$ バイトの番号0乃至番号15の16個のセクタデータの下に1個ずつ付加されて、インタリーブされる。そして、13（=12+1）×182バイトのデータが1セクタのデータとされる。

【0100】さらに、図29に示す208×182バイトのデータは、図30に示すように、縦方向に2分割され、1フレームが91バイトのデータとされ、208×2フレームのデータとされる。そして、この208×2フレームのデータの先頭に、2×4フレームのリンクデータ（リンクエリアのデータ）が付加される（より正確には、図31を参照して後述するように、8フレーム分のデータの一部がクラスタの先頭に記録され、残りはクラスタの最後に記録される）。91バイトのフレームデータの先頭には、さらに2バイトのフレーム同期信号（FS）が付加される。その結果、図30に示すように、1フレームのデータは合計93バイトのデータとなり、合計212（=208+4）×（93×2）バイト（424フレーム）のブロックのデータとなる。これが、1クラスタ（記録の単位としてのブロック）分のデータとなる。そのオーバーヘッド部分を除いた実データ部の大きさは32kバイト（=2048×16/1024kバイト）となる。

【0101】すなわち、この実施例の場合、1クラスタが16セクタにより構成され、1セクタが24フレームにより構成される。

【0102】このようなデータが、ディスク1にクラスタ単位で記録されるので、クラスタとクラスタの間には、図31に示すように、リンクエリアが配置される。

【0103】図31に示すように、リンクエリア（Linking Frame）は、8データフレームからなり、32kバイトのデータブロックの間に挿入されている。各クラスタは、32kバイトのデータブロックの前方のリンクエ

リアであるslice/PLLデータまたはフレーム同期信号SY1乃至SY7等のリンクデータ、32kバイトのデータブロック、32kバイトのデータブロックの後方のリンクエリアであるポストアンプル、および、ポストガードより構成されている。

【0104】Sliceは、再生データを2値化するための時定数を設定するためのデータであり、PLLは、クロックを再生するためのデータである。フレーム同期信号（フレームシンク）SY1乃至SY7は、図33を参照して後述するように、ステート1乃至ステート4の中から何れかが選択されて付加される。

【0105】ポストアンプルには、最後のデータのマーク長を調節し、信号極性を戻すためのデータが記録される。ポストガードは、ディスクの偏心やディスクの記録感度等に応じて生ずる記録ジッタを吸収するエリアである。また、ポストガードは、後述するようにデータの記録開始位置を変更した場合においても、次に記録されるリンクエリアとの間でデータが相互に干渉することを防止する。なお、ポストガードは、ジッタが全くない場合で、かつ、後述するDPS（Data Position Shift）が0バイトである場合、8バイトだけ次のデータとオーバーラップされて記録されることになる。

【0106】同期信号（sync）は、4バイトのデータであり、同期をとるための信号である。また、リンクエリアの最後の4バイトは、将来の利用のために留保（reserve）されている。

【0107】各クラスタには、スタートポイント（Start Point）から情報の記録が開始され、スタートポイントを8バイト超過（オーバーラップ）したところで記録が終了される。また、記録の際には、記録再生回路33は、0乃至64バイトの何れかの値をDPSとしてランダムに選択し、選択したDPSの値に応じて、リンクエリアのデータと32kバイトのブロックデータの記録位置を変更する。

【0108】図31に拡大して示すように、例えば、DPSとして、0バイトが選択された場合、前方リンクエリアの最初のフレーム同期信号SY2の前には、14バイトのリンクデータが付加され、また、後方リンクエリアの最後のフレーム同期信号SY7の後には、85バイトのリンクデータが付加される。

【0109】また、DPSとして32バイトが選択された場合、前方リンクエリアの最初のフレーム同期信号SY2の前には、46バイトのリンクデータが付加され、後方リンクエリアの最後のフレーム同期信号SY7の後には、53バイトのリンクデータが付加される。

【0110】更に、DPSとして64バイトが選択された場合、前方リンクエリアの最初のフレーム同期信号SY2の前には、78バイトのリンクデータが付加され、後方リンクエリアの最後のフレーム同期信号SY7の後には、21バイトのリンクデータが付加される。

【0111】このように、記録再生回路33が選択するDPSの値に応じて、リンクデータと32kバイトのデータブロックの記録される位置が変化することになる。従って、例えば相変化ディスクなどに情報を記録する際には、ディスクの同じ部分に同一のデータ（例えばフレーム同期信号等）が繰り返し記録されることを防止することができる。また、その際、スタートポイントは固定とされているので、記録タイミングの発生は従来と同様に実施することができる。

【0112】図32は、ディスクを、ROMディスク（再生専用ディスク）またはRAMディスク（書き換え可能型ディスク）とした場合のそれぞれのフレームと、フレーム同期信号の構成を示している。ROMディスクでは、1セクタは、13の行データ、すなわち、26フレームから構成されており、また、各フレームの先頭には、フレーム同期信号SY0乃至SY7が付加されている。

【0113】また、RAMディスクの場合では、13行のデータ、すなわち、26フレームのデータに続いて、8フレームのリンクエリアが付加されており、続いて、26フレームのデータが付加されている。なお、RAMディスクのデータエリアのフレーム同期信号と、ROMディスクのデータエリアのフレーム同期信号の構成（配列）は同一とされている。更に、RAMディスクのリンクエリアのフレーム同期信号は、データエリアのフレーム同期信号の最後の部分と同一の構成（配列）とされている。すなわち、リンクエリアのSY1乃至SY4、およびSY7は、データエリアの第10行目乃至13行目と同一のパターンとされている。このような構成にすることにより、RAMディスクをROMディスク専用の再生装置においても再生することが可能となる。

【0114】すなわち、ROMディスク専用の再生装置では、データブロックの第10行目乃至第13行目に格納されている8つのフレーム同期信号SY1、SY7、SY2、SY7、SY3、SY7、SY4、SY7が検出されると、その次のデータがデータブロックの先頭部であることを認知するようになされているので、これら8つのフレーム同期信号をリンクエリアに格納することにより、リンクエリアの次に続くデータエリアの先頭部を再生装置に認知させることができる。

【0115】図33は、図32に示すフレーム同期信号SY0乃至SY7の一例を示している。なお、フレーム同期信号は、2バイトのデータとされているが、この実施例では、チャンネルビットデータに変換後のデータを示しているため、各フレーム同期信号のデータ長は32ビット（4バイト）となっている。例えば、SY0には、ステート1乃至ステート4の4種類が存在しており、91バイトのフレームデータ（図20参照）に付加された場合に、DSV（Digital Sum Value）が最小になるステートのデータが選択され、フレーム同期信号と

して付加される。

【0116】図34は、記録再生装置の他の構成例を示している。この実施例においては、トラックアドレス検出回路48が、光ヘッド32が出力するウォブリング信号からトラックアドレス（トラック番号）を検出し、制御回路38に出力するようになされている。

【0117】また、アドレス発生読み取り回路35は、データ中のフレーム同期信号FS（フレームシンク）を検出し、その検出結果を、フレームシンク（FS）カウンタ49に出力する。FSカウンタ49は、アドレス発生読み取り回路35の出力するFS検出パルスをカウントし、そのカウント値を制御回路38に出力する。制御回路38にはまた、マーク検出回路36の検出信号が供給されるようになされている。

【0118】その他の構成は、図19における場合と同様である。

【0119】制御回路38は、アクセスすべき点をセクタ番号で取得したとき、このセクタ番号を、トラック番号とそのトラックにおけるデータフレーム番号とに置換する処理を行う。すなわち、ROM47には、例えば図35に示すように、セクタ番号と、ゾーン番号、ECCブロック番号、1ゾーン当たりのフレーム数、トラック番号、1トラック当たりのフレーム数などの対応関係を表すテーブルが記憶されている。制御回路38は、このテーブルを参照して、指定されたセクタ番号に対応するトラック番号と、そのトラック内におけるデータフレームの数を読み取る。そして、制御回路38は、トラックアドレス検出回路48の出力から、トラック番号を読み取る。

【0120】すなわち、トラックアドレス検出回路48が、光ヘッド32の出力するウォブリング信号から、トラックアドレス（トラック番号）を検出する。図12を参照して説明したように、48ビットのウォブリングアドレスフレームには、トラックアドレス（トラック番号）が記録されている。トラックアドレス検出回路48は、このトラック番号を検出し、制御回路38に出力する。

【0121】制御回路38は、トラックアドレス検出回路48より所望のトラック番号が検出されたとき、次に、そのトラックの基準位置を検出する。

【0122】すなわち、図36に示すように、ディスク1には、ウォブリング情報としてトラック番号が記録されているとともに、各トラックのアドレスフレームには、4ビット周期でクロック同期マークが記録されている。制御回路38は、所定のトラックの（図36の実施例の場合、トラック番号0のトラックの）最初のアドレスフレーム（番号0のアドレスフレーム）の48のビットのうちの第1ビットに挿入されているクロック同期マークを基準のクロック同期マークとして検出する。

【0123】さらに制御回路38は、基準となるクロッ

ク同期マークが、トラック1周について1個検出されたとき、FSカウンタ49のカウント値をリセットする。FSカウンタ49は、以後、フレーム同期信号が検出されるとこれをカウントする。FSカウンタ49のカウント値が検索すべきセクタ番号に対応する値となったとき、そのセクタを検索すべきセクタとして検出する。

【0124】そして、制御回路38は、所定のセクタの記録を開始するとき、そのセクタの記録の記録開始位置を、基準となるクロック同期マークのゼロクロスのタイミングから、（0乃至2）±4バイトの範囲となるように制御する。これにより、トラックとデータフレーム単位でアクセスを行うことが可能となる。

【0125】なお、上記実施例における各領域の長さ（バイト数）などは、1例であり、適宜、所定の値を設定することが可能である。

【0126】

【発明の効果】以上の如く、請求項1に記載の光ディスクによれば、各アドレスフレームに、キャリアの周波数が、その中心周波数に設定されている同期マークエリアを複数個形成し、そこに同期マークを配置するようにしたので、キャリアに影響されずに、同期マークを確実に検出することが可能となる。そして、その同期マークを基準として、正確な位置にデータを記録または再生することが可能となる。

【0127】請求項4に記載の光ディスクによれば、アドレスフレームに、アドレス情報によるウォブリング周波数より高い周波数で、複数個の同期マークを形成するようにしたので、高精度で任意の位置にアクセスすることが可能となる。

【0128】請求項8に記載の光ディスクによれば、データエリアとリンクエリアを、それぞれ同期信号で区切られたデータフレーム単位で構成するようにしたので、オーバーヘッドに拘らず、安定した同期を確保することが可能となる。

【0129】請求項15に記載の光ディスク記録再生装置および請求項19に記載の光ディスク記録再生方法によれば、同期マークとアドレス情報に対応して、クラスタのスタート位置を表すスタート信号を生成するようにしたので、クラスタの位置を高精度に決定することができ、高精度にランダムな記録再生を行うことが可能となる。

【図面の簡単な説明】

【図1】本発明の光ディスクがウォブリングされた状態を説明する図である。

【図2】ウォブリングアドレスフレームの構成例を示す図である。

【図3】クロック同期マークエリアとクロック同期マークを示す図である。

【図4】ウォブリングアドレス発生回路の構成例を示す図である。



【図5】図4のバイフェーズ変調回路13が出力するバイフェーズ信号の例を示す図である。

【図6】図4のバイフェーズ変調回路13が出力するバイフェーズ信号の他の例を示す図である。

【図7】プリグループを有するディスク1を製造するための記録装置の構成例を示すブロック図である。

【図8】本発明の光ディスク記録再生装置の構成例を示すブロック図である。

【図9】提案されている高密度CD-ROMのセクタフォーマットの例を示す図である。

【図10】クラスタのECCブロックの構成例を示す図である。

【図11】リンクエリアの構成例を示す図である。

【図12】ウォブリングアドレスフレームの他の構成例を示す図である。

【図13】ウォブリング信号発生回路の他の構成例を示す図である。

【図14】図13のバイフェーズ変調回路13が出力するバイフェーズ信号の例を示す図である。

【図15】図13のバイフェーズ変調回路13が出力するバイフェーズ信号の他の例を示す図である。

【図16】図13のFM変調回路15が行う周波数変調を説明する図である。

【図17】図13のFM変調回路15の出力する周波数変調波を示す図である。

【図18】図7の合成回路22の動作を説明する図である。

【図19】本発明の光ディスク記録再生装置の他の構成例を示すブロック図である。

【図20】ディスクにおけるゾーンを説明する図である。

【図21】ディスクにおけるゾーンの具体例を説明する図である。

【図22】各ゾーンのパラメータを説明する図である。

【図23】各ゾーンのパラメータを説明する図である。

【図24】各ゾーンのパラメータを説明する図である。

【図25】各ゾーンのパラメータを説明する図である。

【図26】図19の実施例におけるクロック切り替え処理を説明するフローチャートである。

【図27】1セクタ分のデータのフォーマットを説明する図である。

【図28】32kバイトのデータの構成を説明する図である。

【図29】図28の外符号をインタリーブした状態を説明する図である。

【図30】32kバイトのブロックのデータの構成を説明する図である。

【図31】リンクエリアの構成例を示す図である。

【図32】ROMディスクとRAMディスクの同期信号を説明する図である。

【図33】同期信号のパターンを説明する図である。

【図34】本発明の光ディスク記録再生装置のさらに他の構成例を示すブロック図である。

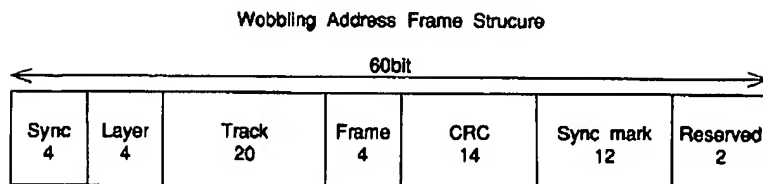
【図35】図34におけるROM47に記憶されているテーブルの例を示す図である。

【図36】図34の実施例の動作を説明する図である。

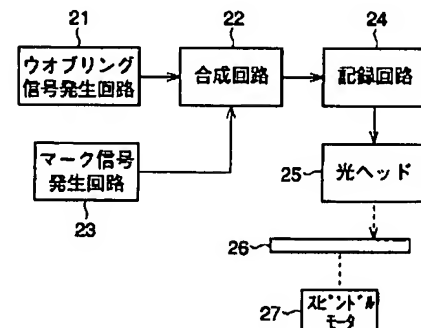
【符号の説明】

1 光ディスク, 2 プリグループ, 11 発生回路, 12, 14 割算器, 13 バイフェーズ変調回路, 15 FM変調回路, 21 ウォブリング信号発生回路, 22 合成回路, 23 マーク信号発生回路, 24 記録回路, 25 光ヘッド, 26 原盤, 27 スピンドルモータ, 31 スピンドルモータ, 32 光ヘッド, 33 記録再生回路, 34 メモリ, 35 アドレス発生読取回路, 36 マーク検出回路, 37 フレームアドレス検出回路, 38 制御回路, 39 スレッドモータ, 40 マーク周期検出回路, 41 PLL回路, 42 位相比較器, 43 LPF, 44 VCO, 45 分周器, 46 クラスタカウンタ, 47 ROM, 48 トラックアドレス検出回路, 49 FSカウンタ

【図2】

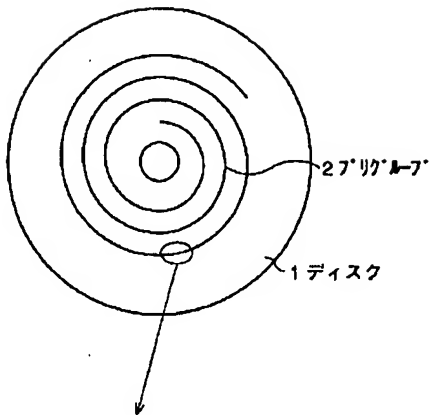


【図7】

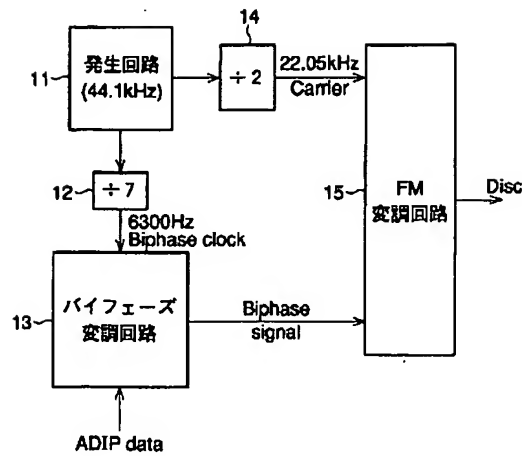




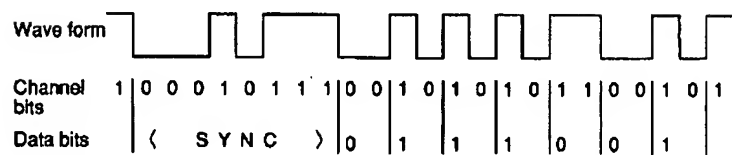
【図1】



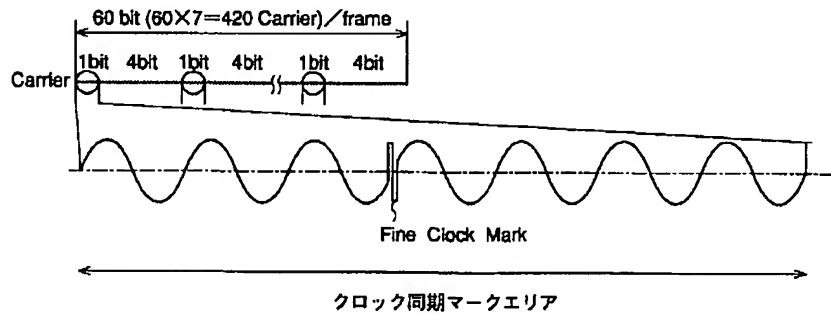
【図4.】



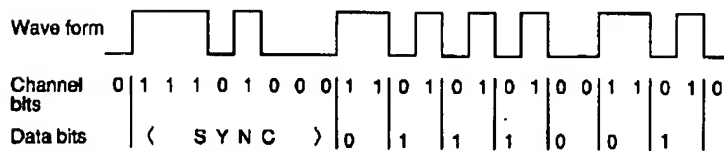
【図6】



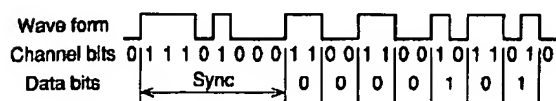
【図3】



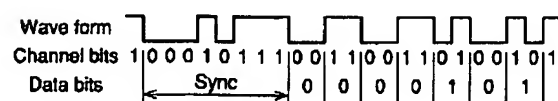
【図5】



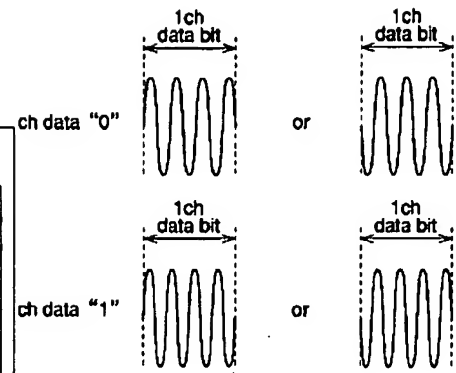
【図14】



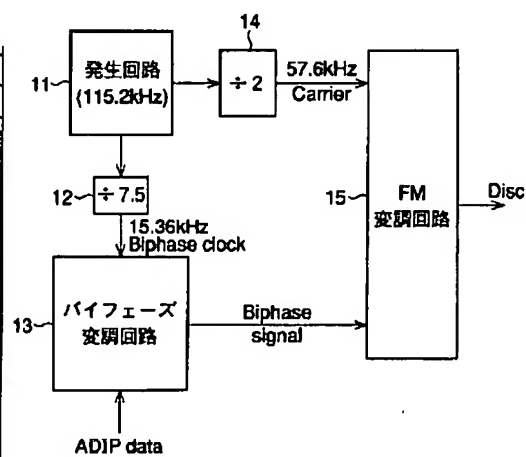
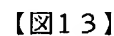
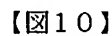
【図15】



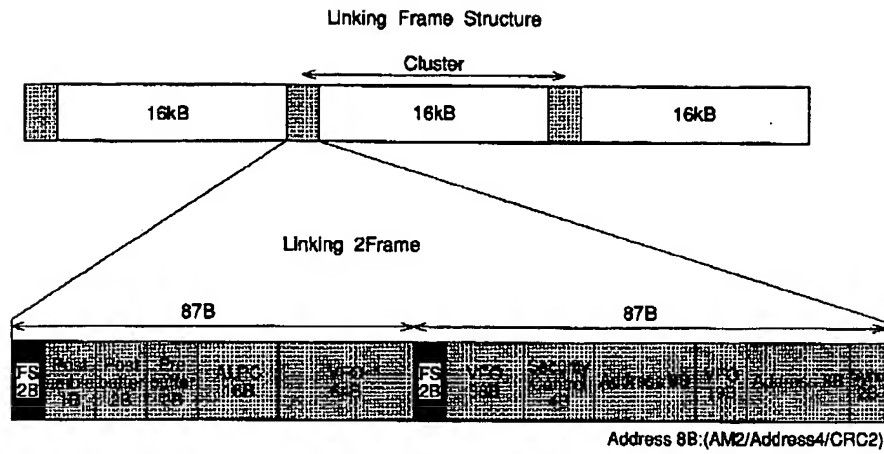
【図16】



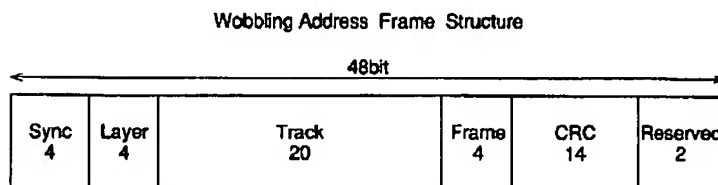
【图26】



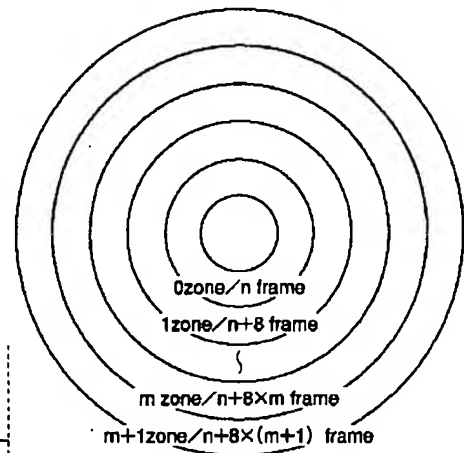
【図11】



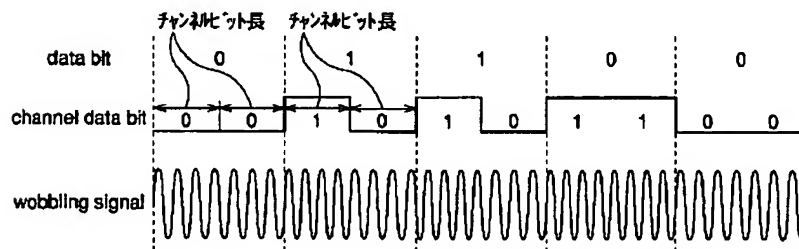
【図12】



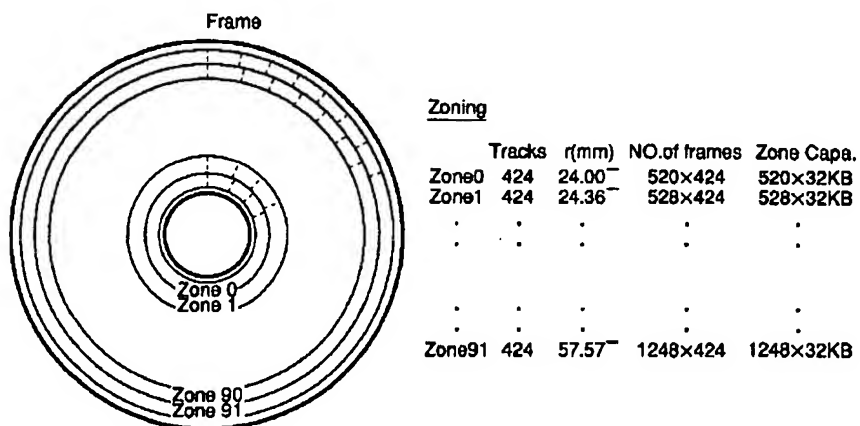
【図20】



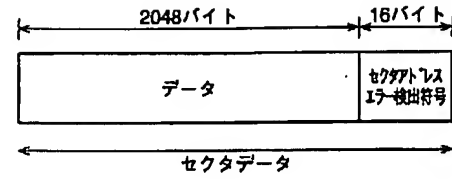
【図17】



【図21】



【图27】



The diagram illustrates a video recording and reproduction system. The main components and their interconnections are as follows:

- Memory (34)**: Connected to the **Recording/Reproduction Circuit (33)**.
- Recording/Reproduction Circuit (33)**: Receives **Recording/Reproduction Data (33)** and is connected to the **Light Head (32)** and the **Shift Register (31)**.
- Light Head (32)**: Connected to the **Shift Register (31)** and the **Recording/Reproduction Circuit (33)**.
- Shift Register (31)**: Connected to the **Light Head (32)** and the **Control Circuit (38)**.
- Frame Advance/Skip Circuit (35)**: Connected to the **Recording/Reproduction Circuit (33)** and the **Control Circuit (38)**.
- Mark Detection Circuit (36)**: Connected to the **Recording/Reproduction Circuit (33)** and the **Control Circuit (38)**.
- Mark Period Detection Circuit (40)**: Connected to the **Mark Detection Circuit (36)** and the **Control Circuit (38)**.
- PLL Circuit (41)**: Contains a **Phase Comparator (42)**, a **Divider (45)**, a **VCO (44)**, and a **LPF (43)**. It is connected to the **Control Circuit (38)** and the **Recording/Reproduction Circuit (33)**.
- Crystal Counter (48)**: Connected to the **Control Circuit (38)** and the **Recording/Reproduction Circuit (33)**.
- Control Circuit (38)**: Receives signals from the **Shift Register (31)**, **Frame Advance/Skip Circuit (35)**, **Mark Detection Circuit (36)**, **Mark Period Detection Circuit (40)**, **PLL Circuit (41)**, and **Crystal Counter (48)**. It is also connected to the **ROM (47)**.
- ROM (47)**: Connected to the **Control Circuit (38)**.

【図22】

ZCLD format

zone NO.	r(um)	frame/trk	trk/zone	EBLK/zone	bit min (um/b)	cap(byte)	rotation2 (rpm)	vel.min.2 (m/s)	vel.max.2 (m/s)
0	24000.0	520	424	520	0.390	17038360	2068	5.20	5.26
1	24368.9	528	424	528	0.390	17301504	2068	5.28	5.36
2	24737.8	536	424	536	0.390	17563648	2068	5.36	5.44
3	25106.6	544	424	544	0.390	17825792	2068	5.44	5.52
4	25475.5	552	424	552	0.390	18087936	2068	5.52	5.60
5	25844.4	560	424	560	0.390	18350080	2068	5.60	5.68
6	26213.3	568	424	568	0.390	18612224	2068	5.68	5.76
7	26582.2	576	424	576	0.390	18874368	2068	5.76	5.84
8	26951.0	584	424	584	0.390	19136512	2068	5.84	5.92
9	27319.9	592	424	592	0.390	19398656	2068	5.92	6.00
10	27688.8	600	424	600	0.390	19660800	2068	6.00	6.08
11	28057.7	608	424	608	0.390	19922944	2068	6.08	6.16
12	28426.6	616	424	616	0.390	20185088	2068	6.16	6.24
13	28795.4	624	424	624	0.390	20447232	2068	6.24	6.32
14	29164.3	632	424	632	0.390	20709376	2068	6.32	6.40
15	29533.2	640	424	640	0.390	20971520	2068	6.40	6.48
16	29902.1	648	424	648	0.390	21233664	1659	5.20	5.26
17	30271.0	656	424	656	0.390	21495808	1659	5.26	5.32
18	30639.8	664	424	664	0.390	21757952	1659	5.32	5.39
19	31008.7	672	424	672	0.390	22020096	1659	5.39	5.45
20	31377.6	680	424	680	0.390	22282240	1659	5.45	5.52
21	31746.5	688	424	688	0.390	22544384	1659	5.52	5.58
22	32115.4	696	424	696	0.390	22806528	1659	5.58	5.64
23	32484.2	704	424	704	0.390	23068672	1659	5.64	5.71

【図23】

ZCLD format

zone NO.	r(um)	frame/trk	trk/zone	EBLK/zone	bit min (um/b)	cap(byte)	rotation2 (rpm)	vel.min.2 (m/s)	vel.max.2 (m/s)
24	32853.1	712	424	712	0.390	23330816	1659	5.71	5.77
25	33222.0	720	424	720	0.390	23592960	1659	5.77	5.84
26	33590.9	728	424	728	0.390	23855104	1659	5.84	5.90
27	33959.8	736	424	736	0.390	24117248	1659	5.90	5.97
28	34328.6	744	424	744	0.390	24379392	1659	5.97	6.03
29	34697.5	752	424	752	0.390	24641536	1659	6.03	6.09
30	35066.4	760	424	760	0.390	24903680	1659	6.09	6.16
31	35435.3	768	424	768	0.390	25165824	1659	6.16	6.22
32	35804.2	776	424	776	0.390	25427968	1659	6.22	6.29
33	36173.0	784	424	784	0.390	25690112	1659	6.29	6.35
34	36541.9	792	424	792	0.390	25952256	1659	6.35	6.41
35	36910.8	800	424	800	0.390	26214400	1659	6.41	6.48
36	37279.7	808	424	808	0.390	26476544	1331	5.20	5.25
37	37648.6	816	424	816	0.390	26738688	1331	5.25	5.30
38	38017.4	824	424	824	0.390	27000832	1331	5.30	5.35
39	38386.3	832	424	832	0.390	27262976	1331	5.35	5.40
40	38755.2	840	424	840	0.390	27525120	1331	5.40	5.45
41	39124.1	848	424	848	0.390	27787264	1331	5.45	5.50
42	39493.0	856	424	856	0.390	28049408	1331	5.50	5.56
43	39861.8	864	424	864	0.390	28311552	1331	5.56	5.61
44	40230.7	872	424	872	0.390	28573696	1331	5.61	5.66
45	40599.6	880	424	880	0.390	28835840	1331	5.66	5.71
46	40968.5	888	424	888	0.390	29097984	1331	5.71	5.76
47	41337.4	896	424	896	0.390	29360128	1331	5.76	5.81

【図24】

## ZCLD format

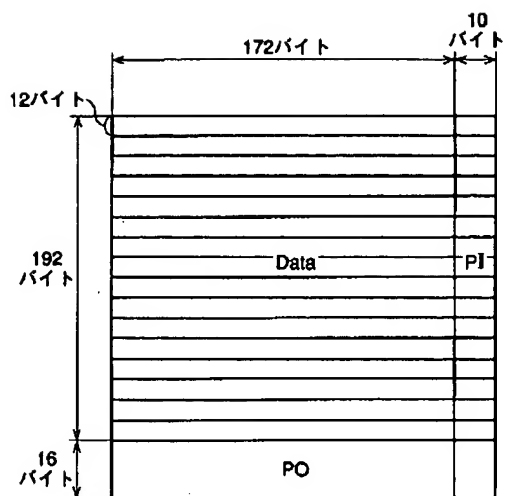
zone NO.	r(um)	frame/trk	trk/zone	EBLK/zone	bit min (um/b)	cap(byte)	rotation2 (rpm)	vel.min.2 (m/s)	vel.max.2 (m/s)
48	41708.2	904	424	904	0.390	29622272	1331	5.81	5.86
49	42075.1	912	424	912	0.390	29884416	1331	5.86	5.91
50	42444.0	920	424	920	0.390	30146560	1331	5.91	5.97
51	42812.9	928	424	928	0.390	30408704	1331	5.97	6.02
52	43181.8	936	424	936	0.390	30670848	1331	6.02	6.07
53	43550.6	944	424	944	0.390	30932992	1331	6.07	6.12
54	43919.5	952	424	952	0.390	31195136	1331	6.12	6.17
55	44288.4	960	424	960	0.390	31457280	1331	6.17	6.22
56	44657.3	968	424	968	0.390	31719424	1331	6.22	6.27
57	45026.2	976	424	976	0.390	31981568	1331	6.27	6.33
58	45395.0	984	424	984	0.390	32243712	1331	6.33	6.38
59	45763.9	992	424	992	0.390	32505856	1331	6.38	6.43
60	46132.8	1000	424	1000	0.390	32768000	1075	5.19	5.24
61	46501.7	1008	424	1008	0.390	33030144	1075	5.24	5.28
62	46870.6	1016	424	1016	0.390	33292288	1075	5.28	5.32
63	47239.4	1024	424	1024	0.390	33554432	1075	5.32	5.36
64	47608.3	1032	424	1032	0.390	33816576	1075	5.36	5.40
65	47977.2	1040	424	1040	0.390	34078720	1075	5.40	5.44
66	48346.1	1048	424	1048	0.390	34340864	1075	5.44	5.49
67	48715.0	1056	424	1056	0.390	34603008	1075	5.49	5.53
68	49083.8	1064	424	1064	0.390	34865152	1075	5.53	5.57
69	49452.7	1072	424	1072	0.390	35127296	1075	5.57	5.61
70	49821.6	1080	424	1080	0.390	35389440	1075	5.61	5.65
71	50190.5	1088	424	1088	0.390	35651584	1075	5.65	5.69

【図25】

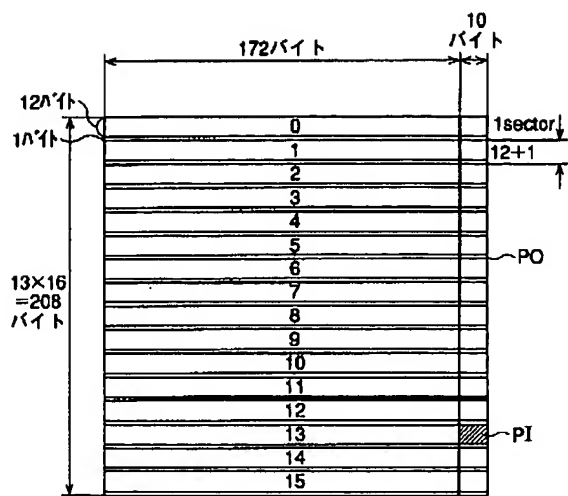
## ZCLD format

zone NO.	r(um)	frame/trk	trk/zone	EBLK/zone	bit min (um/b)	cap(byte)	rotation2 (rpm)	vel.min.2 (m/s)	vel.max.2 (m/s)
72	50559.4	1096	424	1096	0.390	35913728	1075	5.69	5.73
73	50928.2	1104	424	1104	0.390	36175872	1075	5.73	5.78
74	51297.1	1112	424	1112	0.390	36438016	1075	5.78	5.82
75	51666.0	1120	424	1120	0.390	36700160	1075	5.82	5.86
76	52034.9	1128	424	1128	0.390	36962304	1075	5.86	5.90
77	52403.8	1136	424	1136	0.390	37224448	1075	5.90	5.94
78	52772.6	1144	424	1144	0.390	37486592	1075	5.94	5.98
79	53141.5	1152	424	1152	0.390	37748736	1075	5.98	6.03
80	53510.4	1160	424	1160	0.390	38010880	1075	6.03	6.07
81	53879.3	1168	424	1168	0.390	38273024	1075	6.07	6.11
82	54248.2	1176	424	1176	0.390	38535168	1075	6.11	6.15
83	54617.0	1184	424	1184	0.390	38797312	1075	6.15	6.19
84	54985.9	1192	424	1192	0.390	39059456	1075	6.19	6.23
85	55354.8	1200	424	1200	0.390	39321600	1075	6.23	6.27
86	55723.7	1208	424	1208	0.390	39583744	1075	6.27	6.32
87	56092.6	1216	424	1216	0.390	39845888	1075	6.32	6.36
88	56461.4	1224	424	1224	0.390	40108032	1075	6.36	6.40
89	56830.3	1232	424	1232	0.390	40370176	1075	6.40	6.44
90	57199.2	1240	424	1240	0.390	40632320	1075	6.44	6.48
91	57568.1	1248	424	1248	0.390	40894464	1075	6.48	6.52
	57937.0		39008	81328		2.665E+09			
track pitch	0.87			Band1	647.2	Band2			
					29915.6				

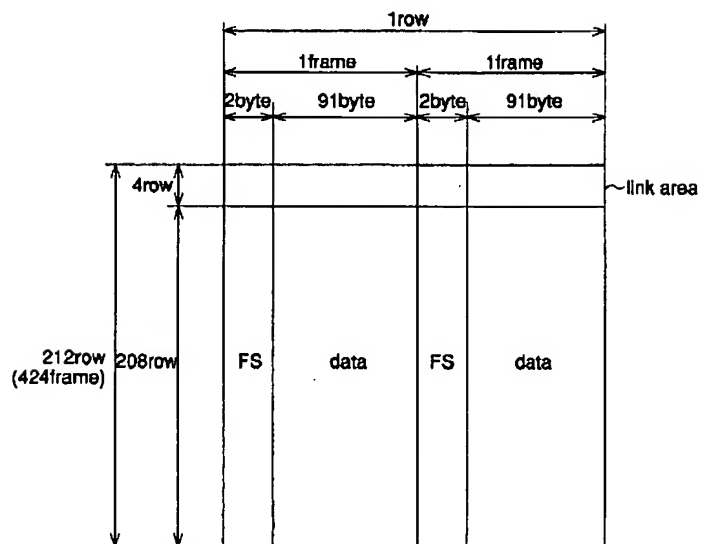
【図28】



【図29】

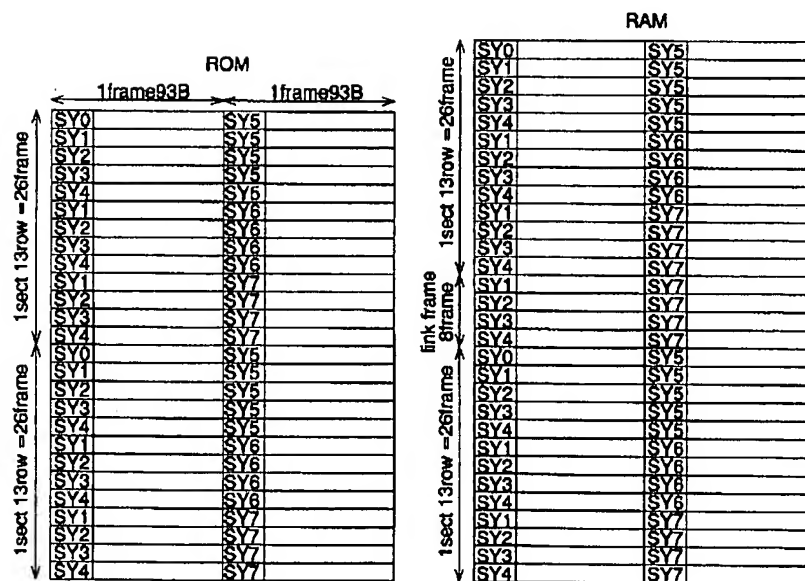
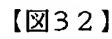


【図30】





### Making Frame Structure Cluster



【図33】

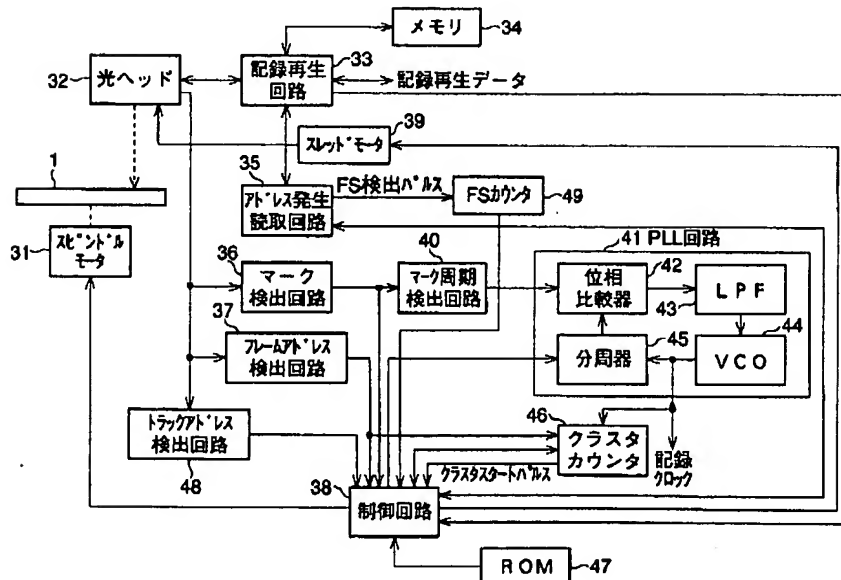
## State 1 and 2

(MSB)	(LSB)	(MSB)	(LSB)
SY0=0001001001000100	000000000010001	/	0001001000000100 000000000010001
SY1=000010000000100	000000000010001	/	000010001000100 000000000010001
SY2=000100000000100	000000000010001	/	0001000001000100 000000000010001
SY3=000010000000100	000000000010001	/	0000100001000100 000000000010001
SY4=001000000000100	000000000010001	/	0010000001000100 000000000010001
SY5=0010001001000100	000000000010001	/	0010001000000100 000000000010001
SY6=001001001000100	000000000010001	/	0010000100000100 000000000010001
SY7=0010010001000100	000000000010001	/	0010010000000100 000000000010001

## State 3 and 4

(MSB)	(LSB)	(MSB)	(LSB)
SY0=1001001000000100	000000000010001	/	1001001001000100 000000000010001
SY1=1000010001000100	000000000010001	/	1000010000000100 000000000010001
SY2=1001000001000100	000000000010001	/	1001000000000100 000000000010001
SY3=1000001001000100	000000000010001	/	1000001000000100 000000000010001
SY4=1000100001000100	000000000010001	/	1000100000000100 000000000010001
SY5=1000100100000100	000000000010001	/	1000000100000100 000000000010001
SY6=1001000010000100	000000000010001	/	1000000010000100 000000000010001
SY7=1000100010000100	000000000010001	/	1000000010000100 000000000010001

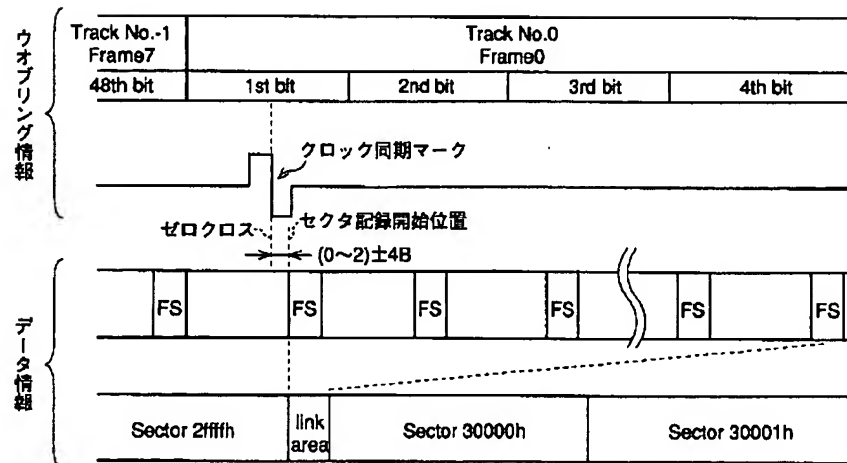
【図34】



【図35】

zone No.	Block No.	sect No.	frame No./zone	Track No.	frame No./track
0	0	0	0	0	0
0	1	16	424	0	424
0	2	32	848	1	328
0	3	48	1272	2	232
0	4	64	1696	3	136
0	5	80	2120	4	40
0	518	8288	219632	422	192
0	519	8304	220056	423	96
1	0	8320	0	424	0
1	1	8352	424	424	424
1	2	8400	848	425	320
1	3	8484	1272	426	216
1	4	8544	1696	427	112
1	5	8640	2120	428	8
1	526	16736	223024	848	208
1	527	16752	223448	847	104
2	0	16768	0	848	0
2	1	16800	424	848	424
2	2	16848	848	849	312
2	3	16912	1272	850	200
2	4	16992	1696	851	88
90	1238	1281248	524912	38583	392
90	1239	1281264	525336	38583	816
91	0	1281280	0	38584	0
91	1	1281312	424	38584	424
91	2	1281360	848	38584	848
91	3	1281424	1272	38585	24
91	4	1281504	1696	38585	448
91	5	1281600	2120	38585	872
91	1246	1301216	528304	39007	400
91	1247	1301232	528728	39007	824

【図36】



フロントページの続き

(72)発明者 佐古 曜一郎  
 東京都品川区北品川6丁目7番35号 ソニ  
 ー株式会社内